

## ABSTRACT

Redundant systems are often provided with identically mounted processor boards which function according to a lockstep operation. The basic condition for the implementation of a lockstep system is the deterministic behaviour of all of the constituents contained in the board, such as CPUs, chip sets, main memory etc. According to the invention, deterministic behaviour signifies that said constituents supply identical results at identical times, in an error-free case, when the constituents receive identical stimuli at identical times.

Deterministic behaviour also presupposes the use of interfaces in clock-controlled synchronism. Asynchronous interfaces cause a certain temporal indeterminacy in the system in many cases, whereby the entire synchronised behaviour of the system cannot be maintained. In order to thus be able to carry out a lockstep operation, the invention relates to a method for the synchronisation of external events which are supplied to a processor (CPU) and influence the same. The external events are intermediately stored accordingly and the processors are presented at identical points in the execution of commands. Problems which are created by the capacity of modern processors to execute commands in parallel are avoided by the fact that the parallel execution of the processors is stopped before the desired point in the command execution is reached and said point is then reached exactly in the single step mode.

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES  
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG(19) Weltorganisation für geistiges Eigentum  
Internationales Büro(43) Internationales Veröffentlichungsdatum  
22. April 2004 (22.04.2004)

PCT

(10) Internationale Veröffentlichungsnummer  
WO 2004/034261 A1(51) Internationale Patentklassifikation<sup>7</sup>: G06F 11/16(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von  
US): SIEMENS AKTIENGESELLSCHAFT [DE/DE];  
Wittelsbacherplatz 2, 80333 München (DE).

(21) Internationales Aktenzeichen: PCT/EP2003/008794

(22) Internationales Anmeldedatum:  
7. August 2003 (07.08.2003)

(72) Erfinder; und

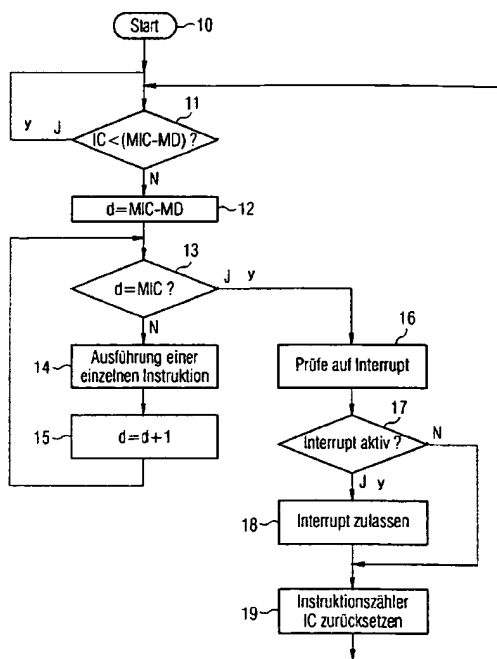
(75) Erfinder/Anmelder (nur für US): WEBER, An-  
ton [DE/DE]; Breithornstr. 8, 81825 München (DE).  
SCHNABEL, Dirk [DE/DE]; Eichendorffplatz 9, 81369  
München (DE). PELESKA, Pavel [DE/DE]; Magmannstr.  
4, 82166 Gräfelfing (DE).

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:  
02020602.5 12. September 2002 (12.09.2002) EP  
02027848.7 12. Dezember 2002 (12.12.2002) EP(74) Gemeinsamer Vertreter: SIEMENS AKTIENGE-  
SELLSCHAFT; Postfach 22 16 34, 80506 München  
(DE).

[Fortsetzung auf der nächsten Seite]

(54) Title: METHOD FOR EVENT SYNCHRONISATION, ESPECIALLY FOR PROCESSORS OF FAULT-TOLERANT SYS-  
TEMS(54) Bezeichnung: VERFAHREN ZUR EREIGNISSYNCHRONISATION, INSBESONDERE FÜR PROZESSOREN FEHLER-  
TOLERANTER SYSTEME

14... EXECUTION OF AN INDIVIDUAL  
INSTRUCTION  
16... EXAMINATION OF INTERRUPT  
17... INTERRUPT ACTIVE?  
18... AUTHORISE INTERRUPT  
19... RESET INSTRUCTION COUNTER IC

(57) Abstract: Redundant systems are often provided with identically mounted processor boards which function according to a lockstep operation. The basic condition for the implementation of a lockstep system is the deterministic behaviour of all of the constituents contained in the board, such as CPUs, chip sets, main memory etc. According to the invention, deterministic behaviour signifies that said constituents supply identical results at identical times, in an error-free case, when the constituents receive identical stimuli at identical times. Deterministic behaviour also presupposes the use of interfaces in clock-controlled synchronism. Asynchronous interfaces cause a certain temporal indeterminacy in the system in many cases, whereby the entire synchronised behaviour of the system cannot be maintained. In order to thus be able to carry out a lockstep operation, the invention relates to a method for the synchronisation of external events which are supplied to a processor (CPU) and influence the same. The external events are intermediately stored accordingly and the processors are presented at identical points in the execution of commands. Problems which are created by the capacity of modern processors to execute commands in parallel are avoided by the fact that the parallel execution of the processors is stopped before the desired point in the command execution is reached and said point is then reached exactly in the single step mode.

(57) Zusammenfassung: Für redundante Systeme werden vielfach identisch aufgebaute Prozessorboards vorgesehen, die im Lockstep-Betrieb arbeiten. Die grundlegende Voraussetzung für die Implementierung eines Lockstep Systems ist das deterministische Verhalten aller im Board enthaltenen Komponenten, also CPUs, Chip Sets, Hauptspeicher etc. Deterministisches Verhalten bedeutet dabei, daß diese Komponenten im fehlerfreien

[Fortsetzung auf der nächsten Seite]



(81) **Bestimmungsstaaten (national):** AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

TM), europäisches Patent (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR), OAPI-Patent (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

**Veröffentlicht:**

— mit internationalem Recherchenbericht

(84) **Bestimmungsstaaten (regional):** ARIPO-Patent (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), eurasisches Patent (AM, AZ, BY, KG, KZ, MD, RU, TJ,

Zur Erklärung der Zweibuchstaben-Codes und der anderen Abkürzungen wird auf die Erklärungen ("Guidance Notes on Codes and Abbreviations") am Anfang jeder regulären Ausgabe der PCT-Gazette verwiesen.

Fall identische Ergebnisse zu identischen Zeitpunkten liefern, wenn die Komponenten identische Stimuli zu identischen Zeitpunkten erhalten. Deterministisches Verhalten setzt ferner die Verwendung taktsynchroner Schnittstellen voraus. Asynchrone Schnittstellen bewirken im System in vielen Fällen eine gewisse zeitliche Unschärfe, wodurch das taktsynchrone Gesamtverhalten des Systems nicht aufrecht erhalten werden kann. Um dennoch einen Lockstep-Betrieb durchführen zu können, sieht die vorliegende Erfindung ein Verfahren zur Synchronisation externer Ereignisse, die einem Prozessor (CPU) zugeführt werden und diesen beeinflussen, vor, demgemäß die externen Ereignisse zwischengespeichert werden, und den Prozessoren an identischer Stelle in der Befehlsausführung präsentiert werden, wobei Probleme, die durch die Fähigkeit moderner Prozessoren, Befehle parallel abzuarbeiten, entstehen, vermieden werden, indem die Parallelausführung der Prozessoren vor Erreichen der gewünschten Stelle in der Befehlsabarbeitung unterbunden und anschließend im Single-Step-Modus diese Stelle exakt erreicht wird.